

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

04-322169

(43)Date of publication of application :

12.11.1992

(51)Int. Cl.

H02M 7/48

H02M : 7/5387

H05B 41/24

// H02M 1/00

(21)Application number : 03-090695

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 22.04.1991

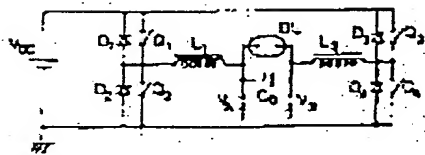
(72)Inventor : NIIHORI HIROSHI
SHIOMI TSUTOMU

(54) DISCHARGE LAMP LIGHTING APPARATUS

(57)Abstract:

PURPOSE: To quickly detect a lamp voltage of a discharge lamp.

CONSTITUTION: One end of a discharge lamp DL is connected to a connecting point of switching elements Q1, Q2 via an inductor L1, the other end of the discharge lamp DL is connected to a connecting point of switching elements Q3, Q4 via an inductor L2 having an inductance value almost equal to that of the inductor L1, and a capacitor C0 is connected in parallel with the discharge lamp DL. Moreover, a voltage detecting means (not illustrated) for detecting voltages VA, VB across the discharge lamp DL is also provided. Thereby, the voltage across the discharge lamp DL is not varied due to high frequency switching operation of the switching elements Q1 to Q4. Accordingly, an integration circuit for controlling voltage variation is no longer required and delay of detection by integration can be eliminated. As a result, a lamp voltage of the discharge lamp DL can be detected quickly and ON-OFF states of the first to fourth switching elements Q1 to Q4 can be controlled depending on the condition change of the discharge lamp DL.



対応なし、実抄

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-322169

(43) 公開日 平成4年(1992)11月12日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F. I	技術表示箇所
H 0 2 M 7/48	E	8730-5H		
7/5387		8730-5H		
H 0 5 B 41/24	K	7913-3K		
// H 0 2 M 1/00	B	8325-5H		

審査請求 未請求 請求項の数 1 (全 7 頁)

(21) 出願番号 特願平3-90695

(22) 出願日 平成3年(1991)4月22日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 新堀 博市

大阪府門真市大字門真1048番地 松下電工株式会社内

(72) 発明者 塩見 務

大阪府門真市大字門真1048番地 松下電工株式会社内

(74) 代理人 弁理士 宮井 暎夫

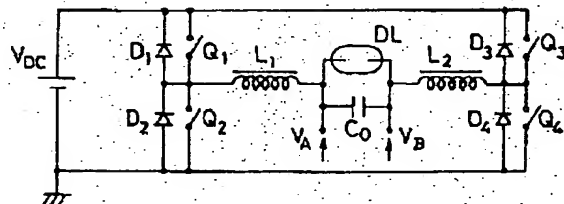
(54) 【発明の名称】 放電灯点灯装置

(57) 【要約】

【目的】 放電ランプのランプ電圧を高速に検出する。

【構成】 スイッチング素子 Q_1 、 Q_2 の接続点にインダクタ L_1 を介して放電ランプDLの一端を接続し、スイッチング素子 Q_3 、 Q_4 の接続点にインダクタ L_2 とインダクタンス値の略等しいインダクタ L_3 を介して放電ランプDLの他端を接続し、放電ランプDLにコンデンサ C_0 を並列接続する。また、放電ランプDLの両端の電位 V_A 、 V_B を検出する電位検出手段(図示せず)を設ける。

【効果】 放電ランプDLの両端の電位がスイッチング素子 $Q_1 \sim Q_4$ の高周波のスイッチングによる変動がなくなるので、電圧変動抑制用の積分回路が不要となり、積分による検出遅れがなくなる。この結果、放電ランプDLのランプ電圧を高速に検出することができ、放電ランプDLの状態変化に即して第1ないし第4のスイッチング素子 $Q_1 \sim Q_4$ のオンオフを制御することができる。



- V_{DC} 直流電源
 Q_1 第1のスイッチング素子
 Q_2 第2のスイッチング素子
 Q_3 第3のスイッチング素子
 Q_4 第4のスイッチング素子
DL 放電ランプ
 C_0 コンデンサ
 L_1 第1のインダクタ
 L_2 第2のインダクタ

1

2

【特許請求の範囲】

【請求項1】 直流電源の正極と負極との間に第1および第2のスイッチング素子をこの順に直列接続し、前記直流電源の正極と負極との間に第3および第4のスイッチング素子をこの順に直列接続し、前記第1および第2のスイッチング素子の接続点に第1のインダクタを介して放電ランプの一端を接続し、前記第3および第4のスイッチング素子の接続点に前記第1のインダクタとインダクタンス値の略等しい第2のインダクタを介して放電ランプの他端を接続し、前記放電ランプにコンデンサを並列接続し、前記放電ランプの両端の電位を検出する電位検出手段を設け、前記第1および第4のスイッチング素子のオンオフを繰り返させるとともに前記第2および第3のスイッチング素子をオフに保持する第1の状態と前記第2および第3のスイッチング素子のオンオフを繰り返させるとともに前記第1および第4のスイッチング素子をオフに保持する第2の状態とを交互に繰り返させ前記電位検出手段の検出結果に基づいて前記第1、第2、第3および第4のスイッチング素子のオン期間とオフ期間の長さを制御する制御手段を設けた放電灯点灯装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、例えば高圧放電ランプをフルブリッジインバータで矩形波点灯させる放電灯点灯装置に関するものである。

【0002】

【従来の技術】 図14に従来のこの種の放電灯点灯装置の回路図を示す。この放電灯点灯装置は、図14に示すように、直流電源 V_{dc} の正極と負極との間に第1および第2のスイッチング素子 Q_1 、 Q_2 をこの順に直列接続するとともに、直流電源 V_{dc} の正極と負極との間に第3および第4のスイッチング素子 Q_3 、 Q_4 をこの順に直列接続し、第1、第2、第3および第4のスイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 に第1、第2、第3および第4のダイオード D_1 、 D_2 、 D_3 、 D_4 をそれぞれ逆並列接続している。

【0003】 そして、第1および第2のスイッチング素子 Q_1 、 Q_2 の接続点に放電ランプDLの一端を接続し、第3および第4のスイッチング素子 Q_3 、 Q_4 の接続点にインダクタLを介して放電ランプDLの他端を接続し、放電ランプDLにコンデンサCを並列接続している。また、放電ランプDLの両端の電位 V_A 、 V_B （その差電圧はランプ電圧となる）を検出する電位検出手段（図示せず）を設けるとともに、第1、第2、第3および第4のスイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 のオンオフを制御する制御手段（図示せず）を設けている。

【0004】 以上のような構成の放電灯点灯装置は、制御手段により、具体的には、第1および第4のスイッ

ング素子 Q_1 、 Q_4 のオンオフを高い周波数で繰り返させるとともに第2および第3のスイッチング素子 Q_2 、 Q_3 をオフに保持する第1の状態と第2および第3のスイッチング素子 Q_2 、 Q_3 のオンオフを高い周波数で繰り返させるとともに第1および第4のスイッチング素子 Q_1 、 Q_4 をオフに保持する第2の状態とを低い周波数で交互に繰り返させる。

【0005】 また、電位検出手段の検出結果に基づいて、第1、第2、第3および第4のスイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 のオン期間とオフ期間の長さを制御することにより、ランプ電圧もしくはランプ電流を制御する。上記の放電灯点灯装置は、放電ランプDLの両端の電位 V_A 、 V_B はそれぞれ図15(a)、(b)に示すようになる。図15において、 SW_1 は第1および第4のスイッチング素子 Q_1 、 Q_4 のオンオフを高い周波数で繰り返させるとともに第2および第3のスイッチング素子 Q_2 、 Q_3 をオフに保持する第1の状態の期間であり、 SW_2 は第2および第3のスイッチング素子 Q_2 、 Q_3 のオンオフを高い周波数で繰り返させるとともに第1および第4のスイッチング素子 Q_1 、 Q_4 をオフに保持する第2の状態の期間である。

【0006】 V_{o1} はランプ電圧であり、電位 V_A には、期間 SW_1 ではランプ電圧 V_{o1} が負極性に重畳し、期間 SW_2 ではランプ電圧 V_{o1} が正極性に重畳する。上記において、放電ランプDLの両端の電位を検出する電位検出手段としては、例えば図16に示すような差動増幅器 DA_1 が考えられ、先の放電ランプDLの両端の電位 V_A 、 V_B を直流電源 V_{dc} の負極側をグラウンドとして入力することで、差動増幅器 DA_1 の出力電圧 V_{o1} として図17に示すようなランプ電圧 V_{o1} を検出することができる。なお、図17では、期間 SW_1 ではランプ電圧 V_{o1} が正極性となり、期間 SW_2 では負極性となっている。

【0007】 また、図16の差動増幅器 DA_1 に代えて、図18に示すようなダイオード D_{11} 、抵抗 R_{11} およびコンデンサ C_1 からなる検波回路DWを用いることで、簡易にランプ電圧 V_{o1} を検出することができる。つまり、この検波回路DWは、電位 V_B を直流電源 V_{dc} の負極側をグラウンドとして、半波整流および積分する構成であり、抵抗 R_{11} およびコンデンサ C_1 の時定数を、期間 SW_1 と期間 SW_2 の切換周期に比べて十分に大きく設定しており、その出力電圧 V_{o1} としては図19に示す電圧が得られる。なお、この電圧 V_{o1} のピーク値は $V_{dc} + V_{o1}$ となる。ただし、直流電源電圧 V_{dc} は一定とする。

【0008】

【発明が解決しようとする課題】 図14の回路に図16の差動増幅器 DA_1 を組み合わせた第1の従来例では、電位 V_A と電位 V_B の差がランプ電圧 V_{o1} となるが、電位 V_A 、 V_B のそれぞれにスイッチング周波数でチョッ

3

ブされた電源電圧が同相分として重畳される。このような信号電位の差を計算するには、差動増幅器DA₁が用いられる。しかし、差動増幅器DA₁は、同相分を除去する能力が同相分の周波数が高くなるに従って低下する性質がある。そのため、差動増幅器DA₁の出力に同相分が重畳し、その除去のため、積分回路を付加する必要が生じる。

【0009】また、図14の回路に図18の検波回路DWを組み合わせた第2の従来例では、半周期の電圧を積分回路により作っているため、切換周期に対して十分に長い時定数を有していなければならない。このように、ランプ電圧V₀₁の検出回路に積分回路を挿入する必要が生じる。しかし、積分回路の時定数が長いと、実際の放電ランプDLの状態に対して検出に時間遅れが発生するため、放電ランプDLの状態に応じた制御を行うことができないという問題があった。

【0010】したがって、この発明の目的は、放電ランプのランプ電圧を高速に検出することができる放電灯点灯装置を提供することである。

【0011】

【課題を解決するための手段】この発明の放電灯点灯装置は、図1に示すように、直流電源V_{0c}の正極と負極との間に第1および第2のスイッチング素子Q₁、Q₂をこの順に直列接続するとともに、直流電源V_{0c}の正極と負極との間に第3および第4のスイッチング素子Q₃、Q₄をこの順に直列接続している。そして、第1および第2のスイッチング素子Q₁、Q₂の接続点に第1のインダクタL₁を介して放電ランプDLの一端を接続し、第3および第4のスイッチング素子Q₃、Q₄の接続点に第1のインダクタL₁とインダクタンス値の略等しい第2のインダクタL₂を介して放電ランプDLの他端を接続し、放電ランプDLにコンデンサC₀を並列接続している。

【0012】また、放電ランプDLの両端の電位V₀₁、V₀₂を検出する電位検出手段(図示せず)を設け、第1および第4のスイッチング素子Q₁、Q₄のオンオフを繰り返させるとともに第2および第3のスイッチング素子Q₂、Q₃をオフに保持する第1の状態と、第2および第3のスイッチング素子Q₂、Q₃のオンオフを繰り返させるとともに第1および第4のスイッチング素子Q₁、Q₄をオフに保持する第2の状態とを交互に繰り返させ、電位検出手段の検出結果に基づいて第1、第2、第3および第4のスイッチング素子Q₁、Q₂、Q₃、Q₄のオン期間とオフ期間の長さを制御する制御手段を設けている。

【0013】D₁～D₄はスイッチング素子Q₁～Q₄に逆並列接続したダイオードである。なお、第1および第2のインダクタL₁、L₂は鉄心が共通であっても、独立していても、どちらでもよい。

【0014】

4

【作用】この発明の構成によれば、放電ランプDLの両側にインダクタンス値の略等しい第1および第2のインダクタL₁、L₂を設けたため、第1ないし第4のスイッチング素子Q₁～Q₄の高周波のスイッチングによる放電ランプDLの両端の電位の変動がなくなる。したがって、電圧変動抑制用の積分回路が不要となり、積分による検出遅れがなくなる。この結果、放電ランプDLのランプ電圧を高速に検出することができ、放電ランプDLの状態変化に即して第1ないし第4のスイッチング素子Q₁～Q₄のオンオフを制御することができる。

【0015】

【実施例】

(第1の実施例) この発明の第1の実施例を図2ないし図4に基づいて説明する。この放電灯点灯装置は、図2に示すように、放電ランプDLの一端を第1および第2のスイッチング素子Q₁、Q₂の接続点に第1のインダクタL₁を介して接続し、放電ランプDLの他端を第3および第4のスイッチング素子Q₃、Q₄の接続点に第2のインダクタL₂を介して接続している。第1および第2のインダクタL₁、L₂はインダクタンス値が略等しく設定され、その直列合成インダクタンス値が従来のインダクタL₀と同じに設定される。

【0016】また、放電ランプDLの両端の電位V₀₁、V₀₂はダイオードD₁、D₂および抵抗R₁からなる最大値検出回路MX₁で検出され、電位V₀₁、V₀₂の最大値が出力電圧V₀₃として出力される。この場合、放電ランプDLの両側にインダクタンス値の略等しい第1および第2のインダクタL₁、L₂を設けたため、第1ないし第4のスイッチング素子Q₁～Q₄の高周波のスイッチングによる放電ランプDLの両端の電位V₀₁、V₀₂の変動がなくなる。したがって、電圧変動抑制用の積分回路が不要となり、積分による検出遅れがなくなる。この結果、放電ランプDLのランプ電圧を高精度かつ高速に検出することができ、放電ランプDLの状態変化に即して第1ないし第4のスイッチング素子Q₁、Q₂、Q₃、Q₄のオンオフを制御することができ、例えばランプ電圧、ランプ電流等の変動を抑制することができる。

【0017】しかも、回路構成は、ダイオードD₁、D₂および抵抗R₁からなる最大値検出回路MX₁を使用するだけであり、きわめて簡単な回路で電圧検出を行うことができる。また、図13のように、インバータI-V(第1～第4のスイッチング素子Q₁～Q₄からなる)から放電ランプDLへ至る2本のケーブルが地絡事故を起こしても、両側のケーブルにインダクタL₁、L₂が挿入されているので、このインダクタL₁、L₂で電流制限され、スイッチング素子Q₁～Q₄が破壊することはない。

【0018】図3は図2の放電灯点灯装置における最大値検出回路MX₁の入出力電圧を示すもので、(a)は

5

電位 V_A を、(b) は電位 V_B を、(c) は電圧 V_{03} をそれぞれ示している。図3から明らかなように、電位 V_A は、期間 SW_1 では $(V_{0c} + V_{0i}) / 2$ となり、期間 SW_2 では $(V_{0c} - V_{0i}) / 2$ となる。また、電位 V_B は、期間 SW_1 では $(V_{0c} - V_{0i}) / 2$ となり、期間 SW_2 では $(V_{0c} + V_{0i}) / 2$ となる。したがって、最大値検出回路 MX_1 は、電位 V_A 、 V_B の最大値を出力するので、常に $(V_{0c} + V_{0i}) / 2$ となる。

【0019】図4はランプ電圧 V_{01} の変化に伴う電圧 V_{03} の変化を示す特性図であり、 V_{0i} は無負荷ランプ電圧である。

(第2の実施例) この発明の第2の実施例を図5および図6に基づいて説明する。この放電灯点灯装置は、図2における最大値検出回路 MX_1 に代えて、ダイオード D_1 、 D_2 および抵抗 R_1 よりなる最小値検出回路 MI_1 を用いたもので、その他の構成は図2の放電灯点灯装置と同様である。

【0020】この実施例でも、前記第1の実施例と同様に、電圧変動抑制用の積分回路を要せずにランプ電圧を高精度かつ高速に検出することができる。したがって、放電ランプDLの状態変化に即して第1ないし第4のスイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 のオンオフを制御することができ、例えばランプ電圧、ランプ電流等の変動を抑制することができる。

【0021】しかも、回路構成は、ダイオード D_1 、 D_2 および抵抗 R_1 からなる最小値検出回路 MI_1 を使用するだけであり、きわめて簡単に電圧検出を行うことができる。この実施例における最小値検出回路 MI_1 の出力電圧 V_{04} は、電位 V_A 、 V_B の最小値を出力するので、常に $(V_{0c} - V_{0i}) / 2$ となる。

【0022】図6はランプ電圧 V_{01} の変化に伴う電圧 V_{04} の変化を示す特性図である。

(第3の実施例) この発明の第3の実施例を図7および図8に基づいて説明する。この放電灯点灯装置は、図2の最大値検出回路 MX_1 に代えて、差動増幅器 DA_1 を用いたもので、その他の構成は図2の放電灯点灯装置と同様である。

【0023】この実施例でも、放電ランプDLの両側にインダクタンス値の略等しい第1および第2のインダクタ L_1 、 L_2 を設けたため、第1ないし第4のスイッチング素子 Q_1 、 Q_2 、 Q_3 、 Q_4 の高周波のスイッチングによる放電ランプDLの両端の電位 V_A 、 V_B の変動がなくなる。したがって、第1の従来例のように、同相成分除去機能の高い差動増幅器を必要とせずに、あるいは積分回路を必要とせずに高精度かつ高速に電圧検出を行うことができる。

【0024】また、放電ランプDLへ至る配線をインバータIVから引き出してもコモンモードノイズの発生が少ない。その他の効果は前記各実施例と同様である。

(第4の実施例) この発明の第4の実施例を図9に基づ

6

いて説明する。この放電灯点灯装置は、放電ランプDLの両端の電位 V_A 、 V_B を図7のように直接差動増幅器 DA_1 に加えるのではなく、それぞれ抵抗 R_1 およびコンデンサ C_1 よりなる平均値回路と、抵抗 R_2 およびコンデンサ C_2 よりなる平均値回路とで、電位 V_A 、 V_B の平均値 V_A' 、 V_B' を求めた後、この差動増幅器 DA_1 へ入力している。この場合、抵抗 R_1 およびコンデンサ C_1 の時定数は、それぞれ期間 SW_1 、 SW_2 の切換周期にくらべて十分に大きく設定している。その他は図2と同様である。

【0025】以上のような構成では、電位 V_A の平均値 V_A' および電位 V_B の平均値 V_B' が両者ともに $V_{0c} / 2$ となるので、通常は差動増幅器 DA_1 の出力電圧 V_{06} は零である。しかし、図13に示すように、インバータIVから放電ランプDLへ向かう電源線の1本が地絡した場合、 $V_A' = V_B' = V_{0c} / 2$ ではなくなるので、電圧 V_{06} には何らかの電圧が出力される。これにより、インバータIVの異常を検出することができる。

【0026】その他の構成効果は先の従来例と同様である。

(第5の実施例) この発明の第5の実施例を図10および図11に基づいて説明する。この放電灯点灯装置は、図2の最大値回路 MX_1 に代えて、抵抗減衰回路を含む最大値回路 MX_2 を用いたもので、その他の構成は図2と同様である。

【0027】この最大値回路 MX_2 は、分圧抵抗 R_5 、 R_6 、 R_7 、 R_8 とトランジスタ Q_5 、 Q_6 、 Q_7 と、負荷抵抗 R_9 、 R_{10} とからなり、分圧抵抗 R_5 、 R_7 は抵抗値が等しく、分圧抵抗 R_6 、 R_8 は抵抗値が等しい。この最大値回路 MX_2 は、電位 V_A を分圧抵抗 R_5 、 R_6 で分圧し、電位 V_B を分圧抵抗 R_7 、 R_8 で分圧し、電流増幅を兼ねるNPN型のトランジスタ Q_5 、 Q_6 で両分圧電圧の最大値を選択し、トランジスタ Q_5 、 Q_6 と反対導電型のPNP型のトランジスタ Q_7 のエミッタフォロワを通して出力電圧 V_{07} を取り出している。なお、 V_{cc} は制御電源電圧で、 $V_{07} \leq V_{cc}$ である。

【0028】上記のように構成するのは以下のような理由があるからである。一般に、検出した電圧を使用する制御回路は、インバータ回路に比べてかなり低い電圧を使用するため、電位 V_A 、 V_B をそのまま検出するのではなく、減衰させて使用するのが普通である。減衰器を挿入して最大値を出力するものとして、図11のように、図2の最大値回路 MX_1 に単に分圧抵抗 R_5 、 R_6 、 R_7 、 R_8 を付加しただけの最大値回路 MX_2 が考えられるが、この回路では、負荷抵抗 R_9 の影響で、減衰率 $R_2 / (R_1 + R_2)$ を正確に維持することができない。

【0029】そこで、図10に示した回路のように、ダ

7

イオード D_1 、 D_{10} に代えて、電流増幅を兼ねたNPN型のトランジスタ Q_5 、 Q_6 を使用して構成し、減衰率を負荷抵抗 R_1 の影響を受けずに正確に維持するとともに、トランジスタ Q_5 、 Q_6 の反対導電型のPNP型トランジスタ Q_7 および負荷抵抗 R_{10} からなるエミッタフォロワ回路を設けて、トランジスタ Q_5 、 Q_6 の温度特性を補償するようにしている。

【0030】この実施例では、放電ランプDLの両端の電位 V_A 、 V_B を減衰させた状態で最大値を検出することができ、しかも減衰率を正確に維持することができる。とともに、温度変化に対する変動も無くすることができる。その他の効果は第1の実施例と同様である。

〔第6の実施例〕この発明の第6の実施例を図12に基づいて説明する。この放電灯点灯装置は、図5の最小値回路 M_{11} に代えて、抵抗減衰回路を含む最大値回路 M_{12} を用いたもので、その他の構成は図5と同様である。

図12の回路図において、 R_{11} 、 R_{12} 、 R_{13} 、 R_{14} は抵抗値が等しく、分圧抵抗 R_{11} 、 R_{14} は抵抗値が等しい。この最小値回路 M_{11} は、電位 V_A を分圧抵抗 R_{11} 、 R_{12} で分圧し、電位 V_B を分圧抵抗 R_{13} 、 R_{14} で分圧し、トランジスタ Q_5 、 Q_6 で両分圧電圧の最大値を検出し、トランジスタ Q_5 、 Q_6 と反対導電型のNPN型のトランジスタ Q_{10} のエミッタフォロワを通して出力電圧 V_{02} を取り出している。なお、 V_{CC} は制御電源電圧で、 $V_{02} \leq V_{CC}$ である。

【0032】この最小値回路 M_{11} は、電流増幅を兼ねたNPN型のトランジスタ Q_5 、 Q_6 を使用して構成し、減衰率を負荷抵抗 R_1 の影響を受けずに正確に維持するとともに、トランジスタ Q_5 、 Q_6 の反対導電型のPNP型トランジスタ Q_7 および負荷抵抗 R_{10} からなるエミッタフォロワ回路を設けて、トランジスタ Q_5 、 Q_6 の温度特性を補償するようにしている。

【0033】この実施例では、放電ランプDLの両端の電位 V_A 、 V_B を減衰させた状態で最小値を検出することができ、しかも減衰率を正確に維持することができる。なお、上記各実施例のインダクタ L_1 、 L_2 は、同一鉄心に巻線を巻回したもので、また別々の鉄心に巻回したもので、どちらでもよい。

【0034】

〔発明の効果〕この発明の放電灯点灯装置によれば、放電ランプの両側にインダクタンス値の略等しい第1および第2のインダクタを設けたため、第1ないし第4のスイッチング素子の高周波のスイッチングによる放電ランプの両端の電位の変動をなくすることができる。したがって、電圧変動抑制用の積分回路が不要となり、積分によ

8

る検出遅れがなくなる。この結果、放電ランプのランプ電圧を高速に検出することができ、放電ランプの状態変化に即して第1ないし第4のスイッチング素子のオンオフを制御することができる。

【図面の簡単な説明】

【図1】この発明の放電灯点灯装置の構成を示す回路図である。

【図2】この発明の第1の実施例の放電灯点灯装置の回路図である。

10 【図3】図2の各部のタイムチャートである。

【図4】図2の回路におけるランプ電圧 V_{01} の変化に対する電圧 V_{01} の変化を示す特性図である。

【図5】この発明の第2の実施例の放電灯点灯装置の要部の構成を示す回路図である。

【図6】図5の回路におけるランプ電圧 V_{01} の変化に対する電圧 V_{01} の変化を示す特性図である。

【図7】この発明の第3の実施例の放電灯点灯装置の要部の構成を示す回路図である。

【図8】図7の回路の出力電圧のタイムチャートである。

【図9】この発明の第4の実施例の放電灯点灯装置の要部の構成を示す回路図である。

【図10】この発明の第5の実施例の放電灯点灯装置の要部の構成を示す回路図である。

【図11】参考となる最大値回路の回路図である。

【図12】この発明の第6の実施例の放電灯点灯装置の要部の構成を示す回路図である。

【図13】放電灯点灯装置の地絡の様子を示す概略図である。

【図14】放電灯点灯装置の従来例を示す回路図である。

【図15】図14の回路の各部のタイムチャートである。

【図16】放電ランプの両端電圧を検出する部分の回路図である。

【図17】図16の回路の出力電圧のタイムチャートである。

【図18】放電ランプの両端電圧を検出する部分の回路図である。

40 【図19】図18の回路の出力電圧のタイムチャートである。

【符号の説明】

V_{CC} 直流電源

Q_1 第1のスイッチング素子

Q_2 第2のスイッチング素子

Q_3 第3のスイッチング素子

Q_4 第4のスイッチング素子

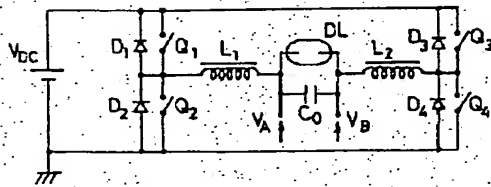
DL 放電ランプ

C_0 コンデンサ

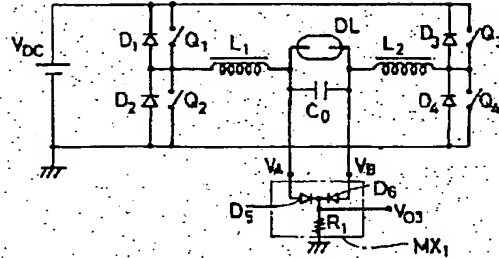
50 L_1 第1のインダクタ

L: 第2のインダクタ

【図1】



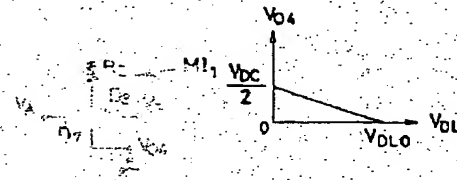
【図2】



V_{DC} 直流電源
 Q_1 第1のスイッチング素子
 Q_2 第2のスイッチング素子
 Q_3 第3のスイッチング素子
 Q_4 第4のスイッチング素子
 C_0 コンデンサ

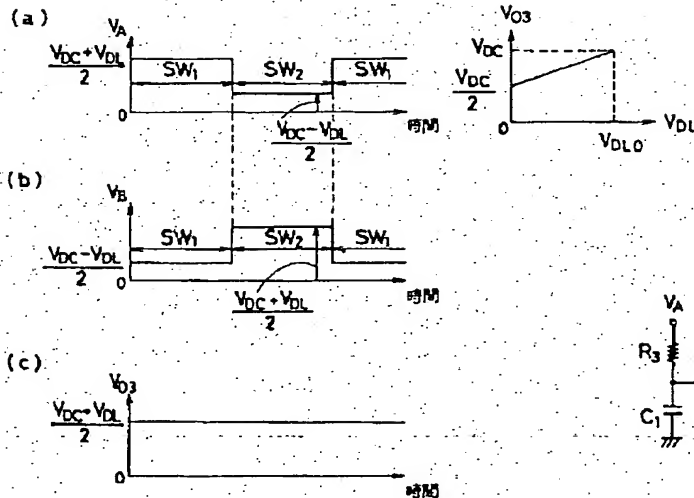
【図5】

【図6】

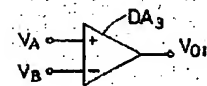


【図3】

【図4】

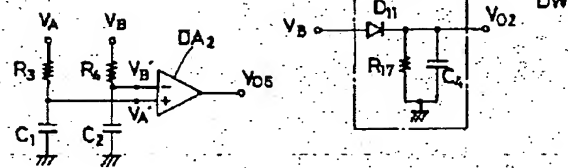


【図16】



【図9】

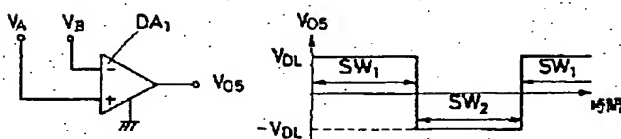
【図18】



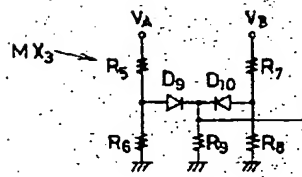
【図10】

【図7】

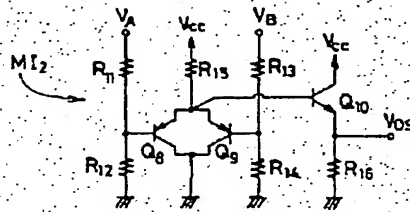
【図8】



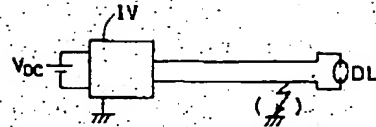
【図11】



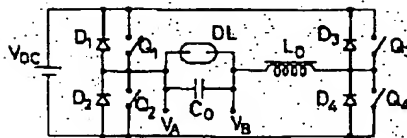
【図12】



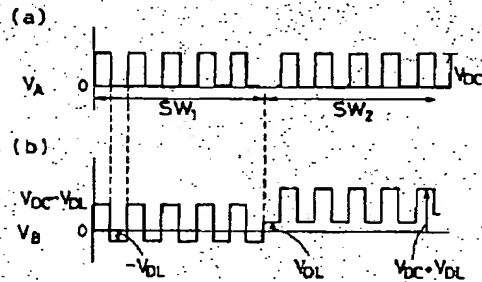
【図13】



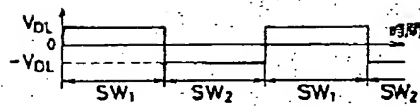
【図14】



【図15】



【図17】



【図19】

